

DETECTING METHOD FOR RUNAWAY OF SOFTWARE

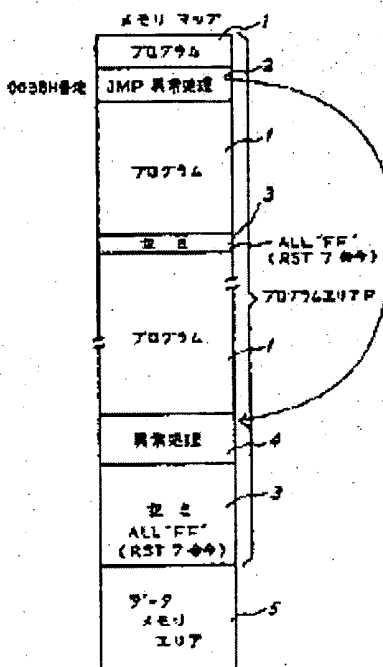
Patent number: JP63155236
Publication date: 1988-06-28
Inventor: FUKUI YUKIO; MATSUMOTO SUSUMU
Applicant: FUJI ELECTRIC CO LTD
Classification:
 - international: G06F11/00; G06F11/00; (IPC1-7): G06F11/00
 - european:
Application number: JP19860300067 19861218
Priority number(s): JP19860300067 19861218

Report a data error here

Abstract of JP63155236

PURPOSE: To allow an operator to easily detect the runaway of software and handle it by writing an instruction for starting processing at the time of abnormality occurrence in the entire area in a memory space.

CONSTITUTION: A jump instruction for branching unconditionally to an address where the instruction for the program abnormality processing is stored is stored in an address 0038H. A restart instruction 'RST7' is stored in the entire free part 3 in a program area P. If a runaway of software is caused by a noise, etc., and the processing moves to the free part 3 of the program area P, the instruction RST7 is executed. The control is therefore moved to the restart address 0038H. Consequently, the execution of the program moves from the address 0038H to the area 4 where the program for abnormality processing, which is carried out.



Data supplied from the esp@cenet database - Worldwide

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭63-155236

⑬ Int.Cl.

G 06 F 11/00

識別記号

3 5 0

庁内整理番号

E-7368-5B

⑭ 公開 昭和63年(1988)6月28日

審査請求 未請求 発明の数 1 (全3頁)

⑮ 発明の名称 ソフトウェアの暴走検知方法

⑯ 特 願 昭61-300067

⑰ 出 願 昭61(1986)12月18日

⑱ 発 明 者 福 井 行 夫 神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社内

⑲ 発 明 者 松 本 進 神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社内

⑳ 出 願 人 富士電機株式会社 神奈川県川崎市川崎区田辺新田1番1号

\r\n㉑ 代 理 人 弁理士 谷 義 一

明 細 書

1. 発明の名称

ソフトウェアの暴走検知方法

2. 特許請求の範囲

1) メモリ空間上のプログラム領域において使用
されていない空き領域のすべてに異常時の処理を
起動するための命令を書込むことを特徴とするソ
フトウェアの暴走検知方法。

2) 特許請求の範囲第1項記載のソフトウェアの
暴走検知方法において、前記空き領域の全てに、
ソフトウェア割込みを発生させる割込み命令を書
き込み、

プログラムの実行が前記空き領域に移行したと
きに、前記割り込み命令によって規定される前記
メモリ空間上の所定の番地へプログラムの実行を
移行させ、

前記所定の番地から前記異常時の処理を実行す
るプログラムへ分岐させることを特徴とするソフ
トウェアの暴走検知方法。

3) 特許請求の範囲第1項または第2項記載のソ
フトウェアの暴走検知方法において、前記割込み
命令が1バイト命令であることを特徴とするソフ
トウェアの暴走検知方法。

(以下、余白)

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明はソフトウェアの暴走検知方法に関するものである。

〔従来技術とその問題点〕

従来、コンピュータの動作中、ノイズ等種々の要因によってソフトウェアが暴走し、CPU による制御が困難になることがあった。しかも暴走した結果、プログラムの他の場所へ実行が移り仲々その処理が終らなかつたり、処理がプログラム領域の未使用の部分に移ってプログラムの実行が停滯してしまい、プログラムの正規の実行がなされているかどうか判別できず、コンピュータのオペレータがソフトウェアの暴走を認識し難いという問題があった。

〔目的〕

そこで、本発明はかかる問題点を除去し、ソフトウェアの暴走を確実に検知して、オペレータがこれを容易に認識してこれに対処し得るようにしたソフトウェアの暴走検知方法を提供することを

バス、アドレスバスおよびコントロールバス、9は80系のCPU、10はプログラムやデータを格納するメモリ、11はキーボード等の入力装置、12は表示器等の出力装置である。

かかる構成において、例えばデータバス6やアドレスバス7がノイズ等の影響を受けると、データやアドレスが変化してメモリ10の記憶領域に展開された種々の命令に付加された行き先番地や戻り番地が書き換えられてしまい、実行が他の場所に移ってしまうことになる。そこで、本例においては以下のように記憶領域を構成する。

第2図は本発明の一実施例におけるメモリ10の内容の一例を示すメモリマップである。

第2図において、Pはプログラムエリア、1はコンピュータシステムを制御するCPU 10が実行すべくプログラムエリアPに展開されたプログラムである。2はアドレス0038H（“H”は16進数を示す。以下同じ。）番地およびそのデータを示しており、プログラムの実行が後述されるプログラム異常処理を行う命令を格納した番地へ無条件に分

目的とする。

〔問題点を解決するための手段〕

そのため、本発明では、メモリ空間上のプログラム領域において使用されていない空き領域のすべてに異常時の処理を起動するための命令を書込むことを特徴とする。

〔作用〕

以上の構成によれば、ソフトウェアが暴走してプログラムの実行がプログラムの空き領域に移行したときに異常時の処理が起動されることになる。

〔実施例〕

以下、図面に示す実施例に基づき本発明を詳細に説明する。

尚、本実施例では、CPU としてインテル社の8085、あるいはザイロク社のZ-80等、所謂80系のもを用いた場合について説明を行う。

第1図は本発明を適用可能なコンピュータシステムの一構成例を示すブロック図である。ここで、6、7および8は、それぞれ、データ

バス、アドレスバスおよびコントロールバス、9は80系のCPU、10はプログラムやデータを格納するメモリ、11はキーボード等の入力装置、12は表示器等の出力装置である。

かかる構成において、例えばデータバス6やアドレスバス7がノイズ等の影響を受けると、データやアドレスが変化してメモリ10の記憶領域に展開された種々の命令に付加された行き先番地や戻り番地が書き換えられてしまい、実行が他の場所に移ってしまうことになる。そこで、本例においては以下のように記憶領域を構成する。

第2図は本発明の一実施例におけるメモリ10の内容の一例を示すメモリマップである。

第2図において、Pはプログラムエリア、1はコンピュータシステムを制御するCPU 10が実行すべくプログラムエリアPに展開されたプログラムである。2はアドレス0038H（“H”は16進数を示す。以下同じ。）番地およびそのデータを示しており、プログラムの実行が後述されるプログラム異常処理を行う命令を格納した番地へ無条件に分

目的とする。

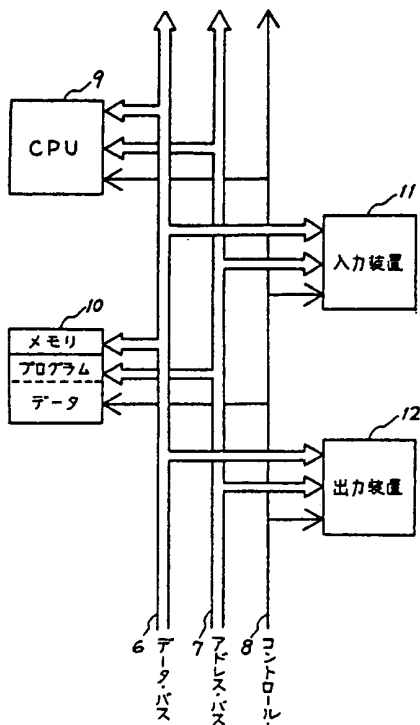
としCPUを停止（ホールド）させるなどがある。
また、出力装置12の形態によっては、表示による警告あるいは音による警告等を行うようにしてもよい。このような異常処理が行われることによって、システムのオペレータはソフトウェアが暴走したことを容易かつ速かに認識でき、適切な対策を施すことが可能となる。

〔発明の効果〕

以上説明したことから明らかなように、本発明によればソフトウェアが暴走してプログラムの実行がプログラムの空き領域に移行したときに異常時の処理が起動されることになる。このことにより、ソフトウェアが暴走した場合にその検知を非常に高い確率で行うことができ、さらに異常時の処理が行われることによって、オペレータはソフトウェアが暴走したことを容易に認識でき、従って異常時以後の対処を早急に行うことができるようになる。

4. 図面の簡単な説明

第1図はコンピュータ構成の一例を示すブロッ

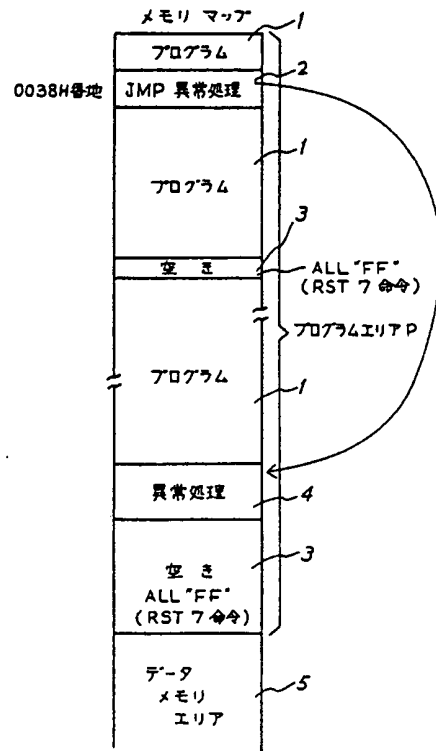


コンピュータシステムの構成図
第1図

ク図、

第2図は本発明の一実施例におけるメモリマップである。

- 1…プログラム、
- 2…0038H番地の内容、
- 3…プログラム空き領域、
- 4…プログラムの異常処理領域、
- 5…データメモリ領域、
- 6…データバス、
- 7…アドレスバス、
- 8…コントロールバス、
- 9…CPU、
- 10…メモリ、
- 11…入力装置、
- 12…出力装置。



実施例におけるメモリマップ
第2図